

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-185752

(43)Date of publication of application : 06.07.2001

(51)Int.Cl.

H01L 31/12
H01L 25/16
H01L 31/0232
H01L 33/00
H04B 10/28
H04B 10/02

(21)Application number : 11-366512

(22)Date of filing : 24.12.1999

(71)Applicant : NIPPON TELEGR & TELEPH CORP <NTT>

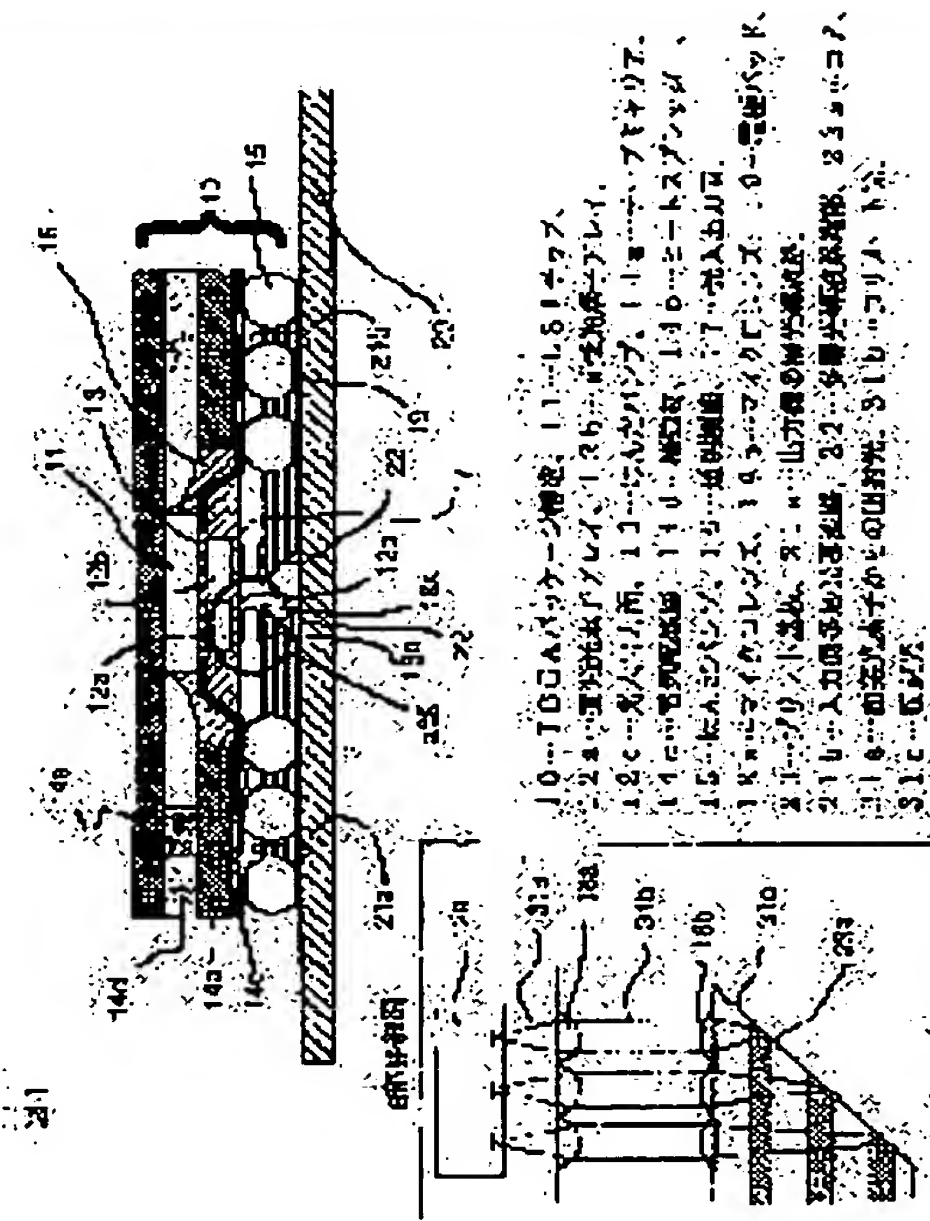
(72)Inventor : ISHII YUZO
ANDO YASUHIRO
KOIKE SHINJI
ARAI YOSHIMITSU

(54) SEMICONDUCTOR DEVICE AND OPTICAL SIGNAL INPUT/OUTPUT DEVICE USING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a high-performance optical signal input/output device which maintains the form of a chip size package and enables the input/output of many optical signals.

SOLUTION: A package structure 10 containing an LSI chip 11 having semiconductor integrated circuits, a surface light emitting element array 12a composed of two-dimensionally arranged surface light emitting elements, and surface light receiving element array 12b composed of two-dimensionally arranged surface light receiving elements, is mounted on a printed board 20. An output multilayer optical guide 21a and an input multilayer optical guide 21b are optically coupled with the surface light emitting element array 12a and the surface light receiving element array 12b, respectively. The surface light receiving element array 12b converts input optical signals from the input multilayer optical guide 21b into electric signals which are then inputted to the semiconductor integrated circuits, and the surface light emitting element array 12a converts output electric signals from the semiconductor integrated circuits into output optical signals which are then guided to the output multilayer optical guide 21a, thus constituting the optical signal input/output device.



LEGAL STATUS

[Date of request for examination] 09.11.2001

[Date of sending the examiner's decision of rejection] 06.07.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-185752

(P2001-185752A)

(43)公開日 平成13年7月6日(2001.7.6)

(51)Int.Cl. ⁷	識別記号	F I	キーワード(参考)
H 0 1 L 31/12		H 0 1 L 31/12	G 5 F 0 4 1
25/16		25/16	A 5 F 0 8 8
31/0232		33/00	M 5 F 0 8 9
33/00		31/02	D 5 K 0 0 2
H 0 4 B 10/28		H 0 4 B 9/00	W
<div> <div>審査請求</div> <div>未請求</div> <div>請求項の数6</div> <div>OL (全 8 頁)</div> <div>最終頁に続く</div> </div>			

(21)出願番号	特願平11-366512	(71)出願人	000004226 日本電信電話株式会社 東京都千代田区大手町二丁目3番1号
(22)出願日	平成11年12月24日(1999. 12. 24)	(72)発明者	石井 雄三 東京都千代田区大手町二丁目3番1号 日 本電信電話株式会社内
		(72)発明者	安東 泰博 東京都千代田区大手町二丁目3番1号 日 本電信電話株式会社内
		(74)代理人	100075753 弁理士 和泉 良彦 (外2名)

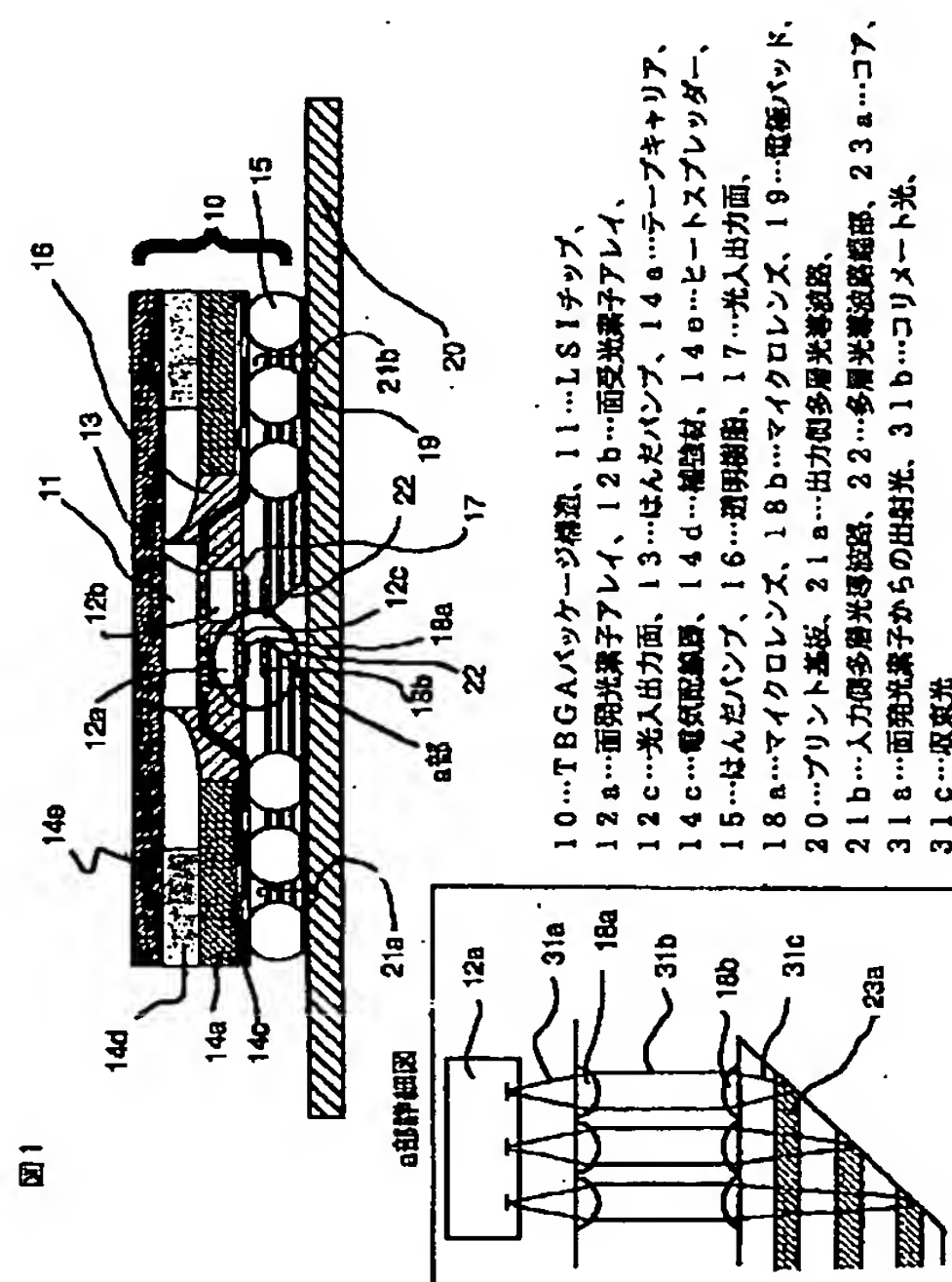
最終頁に続く

(54)【発明の名称】 半導体装置とそれを用いた光信号入出力装置

(57) 【要約】

【課題】チップサイズパッケージの形態を維持し、多数の光信号の入出力を可能とする高性能の光信号入出力装置を提供すること。

【解決手段】半導体集積回路を有するLSIチップ11と、面発光素子を二次元配列させて構成した面発光素子アレイ12aと、面受光素子を二次元配列させて構成した面受光素子アレイ12bとを内蔵するパッケージ構造10をプリント基板20に実装し、出力側多層光導波路21aを面発光素子アレイ12aに、入力側多層光導波路21bを面受光素子アレイ12bに、それぞれ、光学的に結合し、入力側多層光導波路21bからの入力光信号を面受光素子アレイ12bによって電気信号に変換して前記半導体集積回路に入力し、前記半導体集積回路が出力する出力電気信号を面発光素子アレイ12aによって出力光信号に変換して出力側多層光導波路21aに導く構成の光信号入出力装置を構成する。



【特許請求の範囲】

【請求項 1】 1つのパッケージ内に、半導体集積回路と、面発光素子を二次元配列させて構成した面発光素子アレイと、面受光素子を二次元配列させて構成した面受光素子アレイと、該面発光素子と該面受光素子とを該半導体集積回路に電氣的に接続する接続導体とを有することを特徴とする半導体装置。

【請求項 2】 電気配線と、入力光信号を導く入力側多層光導波路と、出力光信号を導く出力側多層光導波路とを設けた基板と、該電気配線と電氣的に接続する請求項 1 に記載の半導体装置とを少なくとも備えた光信号入出力装置であって、該入力側多層光導波路が前記面受光素子アレイと光学的に結合し、該出力側多層光導波路が前記面発光素子アレイと光学的に結合している構成を有することを特徴とする光信号入出力装置。

【請求項 3】 前記入力側多層光導波路の端部が入力信号光を前記面受光素子の方向に向けて方向変換する反射面を有し、前記出力側多層光導波路の端部が前記面発光素子が発する出力信号光を該出力側多層光導波路の導波方向に向けて方向変換する反射面を有することを特徴とする請求項 2 に記載の光信号入出力装置。

【請求項 4】 前記入力側多層光導波路又は前記出力側多層光導波路が、複数の光導波路を有する光導波路シートを積層してなるか、又は複数の光ファイバを有する光導波路シートを積層してなることを特徴とする請求項 2 又は 3 に記載の光信号入出力装置。

【請求項 5】 前記面発光素子から前記出力側多層光導波路に至る前記出力信号光の光路中又は前記入力側多層光導波路から前記面受光素子に至る前記入力信号光の光路中にマイクロレンズを有することを特徴とする請求項 2、3 又は 4 に記載の光信号入出力装置。

【請求項 6】 前記マイクロレンズの焦点距離及び直径が、該マイクロレンズから該マイクロレンズに対応する前記出力側多層光導波路又は前記入力側光導波路のコアに至る光路長に応じて定められていることを特徴とする請求項 5 に記載の光信号入出力装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、光通信技術において使用される、半導体装置とそれを用いた光信号入出力装置に関し、特に、多数の光信号の処理を可能とする半導体装置とそれを用いた光信号入出力装置に関する。

【0002】

【従来の技術】 光通信技術においては、光信号を受信し、波形整形、増幅等の処理を施した後、光信号として再送する機能を有する中継器が使用されている。このような例を含めて、光通信技術においては、光信号を受信し発信する光信号入出力装置が必要不可欠となっている。

【0003】 図 4 は、そのような光信号入出力装置の従

来の発明例（特願平 11-138605 号にて開示）を示すものである。図中、光信号入出力装置を斜視図によって模式的に示す。

【0004】 この従来の技術は、図 4 に示したように、半導体集積回路を内蔵する L S I チップ 5 1 と、プリント基板 5 5 上の電気配線 5 8 との電氣的接続を可能にするはんだバンプ 5 6 を形成している。また、L S I チップ 5 1 に、面発光素子を一次元配列させて（すなわち一列に並べて）構成した面発光素子アレイ 5 2 と、面受光素子を同じように配列させて構成した面受光素子アレイ 5 3 とをはんだバンプ 5 7 等の電氣的接続手段により接続し、光信号の入出力機能を有する半導体装置を構成する。このような光信号入出力装置において、面発光素子アレイ 5 2 及び面受光素子アレイ 5 3 と、プリント基板 5 5 上に設けた光導波路 5 4 との間を、光信号のやりとりが可能となるように、光学的に結合している。このようにして、電氣的信号の入出力機構のみならず、光信号の入出力機構をも有する光信号入出力装置が構成される。

【0005】 L S I チップ 5 1 と面発光素子アレイ 5 2 と面受光素子アレイ 5 3 とは、L S I チップ 5 1 とほぼ同じ大きさのパッケージに収めることができるチップサイズパッケージ（C S P : Chip Size Package）と呼ばれる手法によってパッケージされ、光信号の入出力機能を有する半導体装置を構成する。C S P 構造は、特に小型高密度実装が要求されるハイエンド機器や通信装置等において需要の高いパッケージ構造である。

【0006】 L S I チップ 5 1 とプリント基板 5 5 上の電気配線 5 8 との電氣的接続ははんだバンプ 5 6 でなされるが、はんだバンプ 5 6 をパッケージ下面において二次元アレイ状に面的に配置することによって、多数の電氣的信号の入出力を小型のパッケージ形状を保ったまま可能にすることができる。このようなパッケージはボールグリッドアレイ（B G A : Ball Grid Array）パッケージと呼ばれる。また、電気信号の入出力数が少ない場合には、パッケージ周辺にリード状の電気端子を有するクアッドフラットパッケージ（Q F P : Quad Flat Package）構造が低コストで作製でき、便利である。B G A パッケージ構造も Q F P 構造も、ともに、プリント基板上に、表面実装技術によって搭載され、低コストにアセンブリすることが可能である点が共通の特徴である。特に、B G A パッケージ構造の場合には、はんだバンプによる接続であるため、溶融したはんだのセルフアライン効果により高精度に位置決めすることができ、このことが、この表面実装技術がもつユニークな特徴となっている。

【0007】

【発明が解決しようとする課題】 上記の従来の技術では、光信号の入出力を行う光素子（面発光素子アレイ 5 2 内の面発光素子と面受光素子アレイ 5 3 内の面受光素

子)は、半導体集積回路の周辺部に一次元アレイ状(すなわち一列)に配備されており、この半導体装置の光入出力は、発光側、受光側で各々一次元アレイであった。したがって、光信号数を増やすためには、各々のアレイを長手方向に伸ばすしかなく、ひいてはパッケージサイズが大きくなってしまう。これは、プリント基板 55 へ面的に信号の入出力が行えるがために小型化を容易に実現できる BGA パッケージ構造(ないしは CSP 構造)のメリットを活かしていないことを意味している。

【0008】このように、上述の従来の技術例においては、光信号の入出力機構を有する半導体装置は、一次元アレイ状の信号入出力のみを行うことができ、光信号数の増加のためには、パッケージの一辺の長さを大きくせざるを得ず、小型パッケージの形状を保てないという問題を抱えていた。

【0009】本発明は、上述のような事情に鑑みてなされたものであって、その目的とするところは、光信号数が増加しても、チップサイズパッケージの形態を維持したまま、電気信号入出力に加えて、多数の光信号の入出力も行うことのできる高性能の半導体装置を構成し、その半導体装置を用いた高性能の光信号入出力装置を提供することにある。

【0010】

【課題を解決するための手段】上記本発明の目的を達成するために、本発明は、請求項 1 に記載したように、1 つのパッケージ内に、半導体集積回路と、面発光素子を二次元配列させて構成した面発光素子アレイと、面受光素子を二次元配列させて構成した面受光素子アレイと、該面発光素子と該面受光素子とを該半導体集積回路に電氣的に接続する接続導体とを有することを特徴とする半導体装置を構成する。

【0011】また、本発明は、請求項 2 に記載したように、電気配線と、入力光信号を導く入力側多層光導波路と、出力光信号を導く出力側多層光導波路とを設けた基板と、該電気配線と電氣的に接続する請求項 1 に記載の半導体装置とを少なくとも備えた光信号入出力装置であって、該入力側多層光導波路が前記面受光素子アレイと光学的に結合し、該出力側多層光導波路が前記面発光素子アレイと光学的に結合している構成を有することを特徴とする光信号入出力装置を構成する。

【0012】また、本発明は、請求項 3 に記載したように、前記入力側多層光導波路の端部が入力信号光を前記面受光素子の方向に向けて方向変換する反射面を有し、前記出力側多層光導波路の端部が前記面発光素子が発する出力信号光を該出力側多層光導波路の導波方向に向けて方向変換する反射面を有することを特徴とする請求項 2 に記載の光信号入出力装置を構成する。

【0013】また、本発明は、請求項 4 に記載したように、前記入力側多層光導波路又は前記出力側多層光導波路が、複数の光導波路を有する光導波路シートを積層し

てなるか、又は複数の光ファイバを有する光導波路シートを積層してなることを特徴とする請求項 2 又は 3 に記載の光信号入出力装置を構成する。

【0014】また、本発明は、請求項 5 に記載したように、前記面発光素子から前記出力側多層光導波路に至る前記出力信号光の光路中又は前記入力側多層光導波路から前記面受光素子に至る前記入力信号光の光路中にマイクロレンズを有することを特徴とする請求項 2、3 又は 4 に記載の光信号入出力装置を構成する。

10 【0015】また、本発明は、請求項 6 に記載したように、前記マイクロレンズの焦点距離及び直径が、該マイクロレンズから該マイクロレンズに対応する前記出力側多層光導波路又は前記入力側光導波路のコアに至る光路長に応じて定められていることを特徴とする請求項 5 に記載の光信号入出力装置を構成する。

20 【0016】本発明に係る半導体装置とそれを用いた光信号入出力装置においては、電気信号の入出力に加えて、二次元アレイ(配列)状に配列した面発光素子と面受光素子とによる多数の光信号の入出力も可能となるので、本発明の実施によって、チップサイズパッケージ構造を維持したまま、多数の光信号の入出力機構を有する性能に優れた光信号入出力装置を提供することができる。

【0017】

【発明の実施の形態】以下に、図 1～図 3 を用いて、本発明の実施の形態を例示し、さらに詳細に説明する。

【0018】〔第 1 の実施の形態〕図 1 は、本発明の第 1 の実施の形態における光信号入出力装置の構造を示す図である。

30 【0019】本実施の形態において、半導体集積回路を有する LSI チップ 11 と、面発光素子を二次元配列させて構成した面発光素子アレイ 12a と、面受光素子を二次元配列させて構成した面受光素子アレイ 12b とを、LSI チップ 11 より若干大きい程度の外形サイズのパッケージ内に収納して、光信号の入出力機能を有する半導体装置を構成している。そのパッケージは、はんだバンプ 15 を介してプリント基板 20 (MCM 基板を含む)に実装されて、TBGA (Tape Ball Grid Array) パッケージ構造 10 を形成している。

40 【0020】面発光素子アレイ 12a と面受光素子アレイ 12b とにおいては、面発光素子あるいは面受光素子が、それぞれ、二次元配列(図 1 において、左右方向に複数個、奥行き方向に複数個が配列)している。このように、本発明においては、二次元配列した光素子を用いているので、一次元配列した光素子を用いる従来技術に比べて、入出力処理可能な光信号数を飛躍的に大きくすることができる。面発光素子アレイ 12a と面受光素子アレイ 12b とは、それぞれの光入出力面 12c (符号「12c」によって面発光素子アレイ 12a の光出力面のみを示す)がプリント基板 20 側を向くように、LS

5

Iチップ11上に、はんだバンプ13によって固定されている。また、それによって、面発光素子アレイ12aの面発光素子と面受光素子アレイ12bの面受光素子とは、はんだバンプ13を介して、LSIチップ11の半導体集積回路と電氣的に接続される。すなわち、はんだバンプ13は、面発光素子アレイ12aの面発光素子と面受光素子アレイ12bの面受光素子とを該半導体集積回路に電氣的に接続する接続導体となっている。

【0021】さらにLSIチップ11は、テープ状のキャリア14aに電氣的及び構造的に接続されている。テープキャリア14aには電気配線層14cが形成されており、プリント基板20との電気接続に適した端子ピッチになるよう展開されている。LSIチップ11とプリント基板20との接続の間に介在する部材（本実施の形態においては、テープキャリア14aと電気配線層14cと補強材14dとヒートスプレッダー14e）は全体としてインターポーザと呼ばれ、このインターポーザはピッチ展開のほかに、部材間の熱膨張率の違いを吸収したり、チップを保護する等の役割りを果たす。ピッチ展開されたテープキャリア14a上の電気配線端部には、はんだバンプ15が形成されており、プリント基板20上の電極パッド19と表面実装技術によって接続される。電極パッド19はプリント基板20上の電気配線（図示せず）と電氣的に接続しているから、これによって、LSIチップ11中の半導体集積回路がこの電気配線と電氣的に接続して動作可能となり、その半導体集積回路と電氣的に接続している面発光素子及び面受光素子も機能可能となる。また、テープキャリア14aは、補強材14dを介してヒートスプレッダー14eに固定されており、放熱性と取扱性を向上させている。

【0022】一方、LSIチップ11と面発光素子アレイ12aと面受光素子アレイ12bとは、それぞれの表面保護のために、使用光に対して透明な透明樹脂16にて封止されており、光入出力面17（透明樹脂16の表面）は、LSIチップ11に対して平行となっている。そして、この透明樹脂16の表面上における、面発光素子アレイ12aと面受光素子アレイ12bとの入出力光路との交点には、各素子位置に対応して、パッケージ側のマイクロレンズ18aが二次元アレイ状に形成されている。このマイクロレンズ18aは、例えば、透明樹脂16による樹脂封止がなされた後に、紫外線硬化型樹脂液を透明樹脂16の表面に滴下し、その液の表面張力によって出現する球面を保持させたまま樹脂を硬化してレンズとするなどの方法によって容易に形成される。また、透明樹脂16による樹脂封止をモールドによって行う場合には、その型にあらかじめマイクロレンズ形状の凹みを形成しておいても容易に形成される。さらには、平板マイクロレンズアレイのような、ガラス基板上に形成されたマイクロレンズアレイを、テープキャリア14a中央の開口部に固定して実現することも可能である。

6

【0023】また、面発光素子アレイ12aからの二次元アレイ状の出力信号光は、それぞれ、パッケージ側のマイクロレンズ18aによってコリメート（平行光化）され、細いビーム（コリメート光31b）となってプリント基板20側へ向かう。

【0024】プリント基板20上には、二次元アレイ状の出力信号光及び入力信号光に1対1に対応可能な光導波路を有する多層光導波路（出力側多層光導波路21a及び入力側多層光導波路21b）が設けられている。これらの多層光導波路は、複数の光導波路を有する単層を積層して構成されている。多層光導波路端部22は導波方向に対して45度の角度をもつ平面状に加工され、全反射ミラー：TIR（Total Internal Reflection）ミラー又は端面に金属膜等を付着させた反射ミラーとしてビームをおおよそ90度方向変換し、発光素子が発した出力信号光を光導波路に導入する役割り、及び、光導波路を伝搬してきた入力信号光を受光素子方向に向ける役割りを果たす。すなわち、この場合に、入力側多層光導波路21bの端部が入力信号光を面受光素子アレイ12bの方向に向けて方向変換する反射面を有し、出力側多層光導波路21aの端部が面発光素子アレイ12aが発する出力信号光を出力側多層光導波路21aの導波方向に向けて方向変換する反射面を有する。このようにして、入力側多層光導波路21bが面受光素子アレイ12bと光学的に結合し、出力側多層光導波路21aが面発光素子アレイ12aと光学的に結合している。

【0025】なお、この多層光導波路（21a又は21b）は、プリント基板20上に直接形成されたものでなくとも構わない。例えば、複数の光導波路を有する光導波路シート（例えばフィルム状のポリマー光導波路）や、複数の光ファイバを有する光導波路シートを積層してなる多層光導波路をプリント基板20に接着あるいは固定して、多層光導波路（21a又は21b）としてもよい。複数の光ファイバを有する光導波路シートを積層してなる多層光導波路を作製するには、例えば、配布線した光ファイバを二枚のシート間に挟んで光導波路シートとし、それをさらに積層し、接着剤等で一体化し、その端部を上記の光導波路と同じように45度ミラー加工することにより容易に作製できる。基板上における光配線長が長い場合や、光導波路の減衰が問題となる場合においては、光ファイバを用いた接続方法が優位になる。

【0026】また、図1中のa部詳細図に示すように、出力側多層光導波路21aの光入射部分には、各光信号チャネル（信号の通路）に対応してマイクロレンズ18bが二次元アレイ状に形成されている。これにより、例えばパッケージ構造10内の面発光素子アレイ12aから出射したビーム31aは、マイクロレンズ18aによってコリメート光31bとなり、続いてマイクロレンズ18bによって収束光31cとなってコア23aに入射する。マイクロレンズ18aとマイクロレンズ18b

との間のビーム（コリメート光 31b）の直径を大きくすることができ、パッケージ構造 10 をプリント基板 20 に実装する際の位置ずれに対して大きなトレランス（許容誤差範囲）を得ることが可能となる。

【0027】上記の説明においては、おもに、出力信号光について述べたが、入力信号光に対しても同様の構成を用いる。すなわち、入力側多層光導波路 21b を伝搬してきた入力信号光は、多層光導波路端部 22 において、おおよそ 90 度方向変換され、上記の出力信号光とは逆の光路をたどり、面受光素子アレイ 12b の面受光素子に入射し、電気信号に変換される。

【0028】以上説明したように、本実施の形態における光信号入出力装置は、入力側多層光導波路 21b が導く入力光信号を面受光素子アレイ 12b の面受光素子によって入力電気信号に変換し、それを、LSI チップ 11 中の半導体集積回路に入力し、該半導体集積回路が出力する出力電気信号を面発光素子アレイ 12a の面発光素子によって出力光信号に変換し、それを、出力側多層光導波路 21a に導き、多数の光信号の入出力処理を行う光信号入出力装置となる。

【0029】また、上記の説明においては、パッケージ構造 10 をプリント基板 20 に実装する場合を説明したが、本発明に係る半導体装置を実装する基板は、ガラスエポキシ樹脂基板のような標準的なプリント基板に限定されるのではなく、マルチチップ実装（MCM）に用いられるようなセラミックス基板等も包含していることは言うまでもない。この場合には、MCM 基板上に表面実装された半導体装置間が光学的に接続される。

【0030】〔第 2 の実施の形態〕図 2 は、本発明の第 1 の実施の形態における光信号入出力装置の構造を示す図である。

【0031】本実施の形態において使用されている半導体装置は、半導体集積回路が作製された LSI チップ 11 と、面発光素子を二次元配列させて構成した面発光素子アレイ 12a と、面受光素子を二次元配列させて構成した面受光素子アレイ 12b とを樹脂モールドによりパッケージし、そのパッケージ側面の四方向から電気リード 42 を取り出した QFP（Quad Flat Package）構造 40 を有している。

【0032】面発光素子アレイ 12a と面受光素子アレイ 12b とは、光入出力方向がプリント基板 20 へ向くように、LSI チップ 11 にはんだバンプ 13 等の電氣的接続手段によって接続されており、はんだバンプ 13 は、面発光素子アレイ 12a の面発光素子と面受光素子アレイ 12b の面受光素子とを該半導体集積回路に電氣的に接続する接続導体となっている。LSI チップ 11 の電極は、インターポーザ 14b 上の電極とボンディングワイヤ 41 等の電氣的接続手法によって接続されている。さらに、インターポーザ 14b によってピッチ変換された電気配線は、リード端子 42 と QFP 構造 40 内

にて電氣的に接続されている。さらに、リード端子 42 がプリント基板上の電気配線と電氣的に接続されているから、これらによって、LSI チップ 11 中の半導体集積回路が基板上の電気配線と電氣的に接続して動作可能となり、その半導体集積回路と電氣的に接続している面発光素子及び面受光素子も機能可能となる。また、QFP 構造 40 下面には、面発光素子アレイ 12a と面受光素子アレイ 12b との光入出力部分に、アレイ状に配列したマイクロレンズ 18a が形成されている。このマイクロレンズ 18a の作製方法としては、前述の第 1 の実施例において挙げた方法が適用できる。

【0033】QFP 構造 40 は、電気端子数が多い場合には、BGA パッケージ構造ほど小型化することはできないが、電気端子数が少ない場合には、BGA パッケージ構造とほぼ変わらぬ小型化が可能である。なにより、QFP 構造は、樹脂のモールド成形により一括して作製できるため、非常にパッケージングコストが安いことが最大のメリットであり、第 1 の実施の形態における TBGA パッケージ構造 10 とともに、小型、高密度、低価格を実現でき、需要の高いパッケージ構造である。

【0034】図 3 は、前述の多層光導波路（出力側多層光導波路 21a と入力側多層光導波路 21b）の別の実施の形態を、図 2 の左半分（出力側多層光導波路 21a 側）を拡大したものを例として示した図である。多層光導波路 21a 上に形成されるマイクロレンズアレイにおいて、各々のマイクロレンズ 18c、18d、18e の焦点距離や直径が、各々のマイクロレンズからそれぞれに光結合させるべきコア 23c、23d、23e に至る光路長に応じて、適当なものとなるようにしている。この場合に、レンズの焦点距離は上記の光路長にほぼ等しくとることが好ましい。したがって、図 3 においては、マイクロレンズ 18c、18d、18e の焦点距離は、それぞれ上記の光路長にほぼ等しくなるように、短、中、長とすることが好ましい。これにより、すべてのチャンネル（信号の通路）の光導波路への結合効率を高め、かつチャンネル間のばらつきを低減させることが可能となる。

【0035】本実施の形態においては、QFP 構造の例を開示したが、デュアルインラインパッケージ（DIP）など、他の半導体パッケージでも実施可能であることは言うまでもない。

【0036】なお、上述の実施の形態におけるパッケージ（図 1 における TBGA パッケージ構造 10 と図 2 における QFP 構造 40）は請求項 1 に記載の半導体装置に該当するものであり、これに、パッケージ内の半導体集積回路を動作させるための電気配線を施し、光ファイバ等によって、パッケージ内の発光素子から光信号を取り出す手段とパッケージ内の受光素子に光信号を入力する手段とを講じれば、このパッケージは、多数の光信号の入出力処理が可能な光信号入出力装置として機能す

る。

【0037】

【発明の効果】本発明の実施によって、プリント基板への電氣的信号を接続することを可能とする電気端子に加えて、多数の光信号の入出力を可能とする光信号の入出力機構をも有するチップサイズパッケージの半導体装置を用いた高性能光信号入出力装置を提供することができる。

【0038】また、本発明に係る半導体装置においては、光素子の二次元アレイを用いて光信号の入出力を行っているため、従来技術に比べて、パッケージの小型化を図ることができる。

【0039】さらに、本発明に係る光信号入出力装置においては、プリント基板上の多層化光導波路の光入出力面上に、各光信号チャンネルごとに適したマイクロレンズを形成することができるため、すべての光信号チャンネルの光導波路への結合効率を高め、かつチャンネル間のばらつきを低減させることができる効果がある。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態を示す模式図である。

【図2】本発明の第2の実施の形態を示す模式図である。

【図3】本発明の第2の実施の形態で例示した多層光導

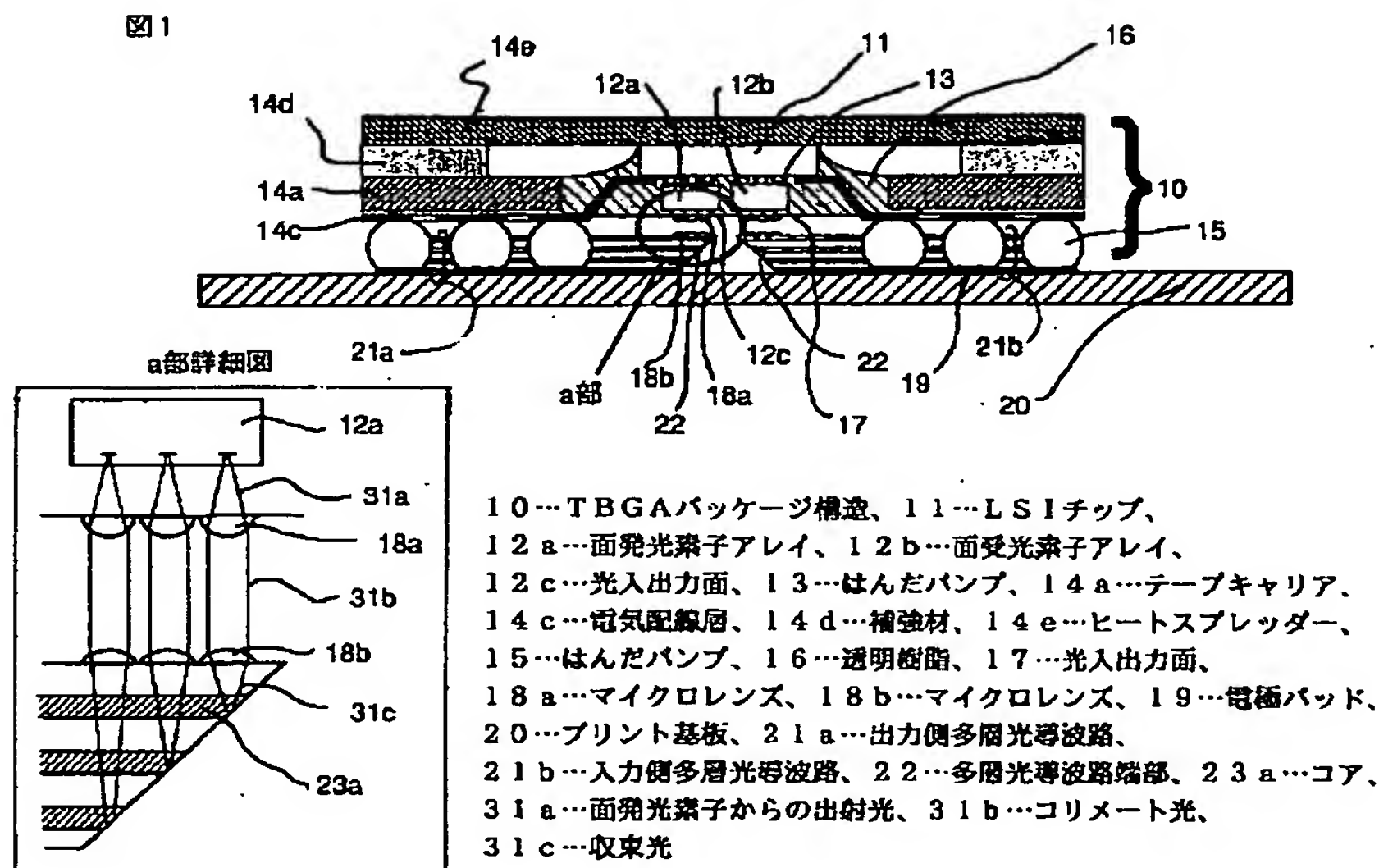
波路上に形成されるマイクロレンズを、各チャンネルごとに最適化した構造を示す模式図である。

【図4】従来の光信号入出力装置の構造を示す模式図である。

【符号の説明】

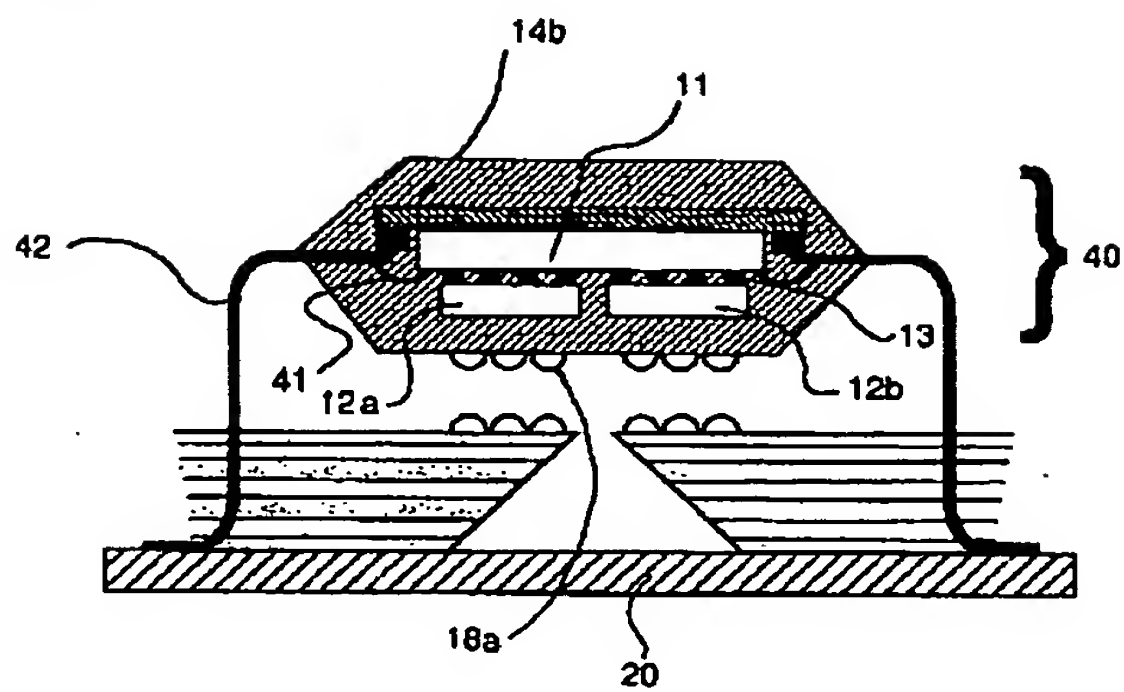
10…TBGAパッケージ構造、11…LSIチップ、12a…面発光素子アレイ、12b…面受光素子アレイ、12c…光入出力面、13…はんだバンプ、14a…テープキャリア、14b…インターポーザ、14c…電気配線層、14d…補強材、14e…ヒートスプレッダー、15…はんだバンプ、16…透明樹脂、17…光入出力面、18a…マイクロレンズ、18b…マイクロレンズ、18c…マイクロレンズ（短焦点）、18d…マイクロレンズ（中焦点）、18e…マイクロレンズ（長焦点）、19…電極パッド、20…プリント基板、21a…出力側多層光導波路、21b…入力側多層光導波路、22…多層光導波路端部、23a…コア、23c…コア、23d…コア、23e…コア、31a…面発光素子からの出射光、31b…コリメート光、31c…収束光、40…QFP構造、41…ボンディングワイヤ、42…電気リード、51…LSIチップ、52…面発光素子アレイ、53…面受光素子アレイ、54…光導波路、55…プリント基板、56…はんだバンプ、57…はんだバンプ、58…電気配線。

【図1】



【図2】

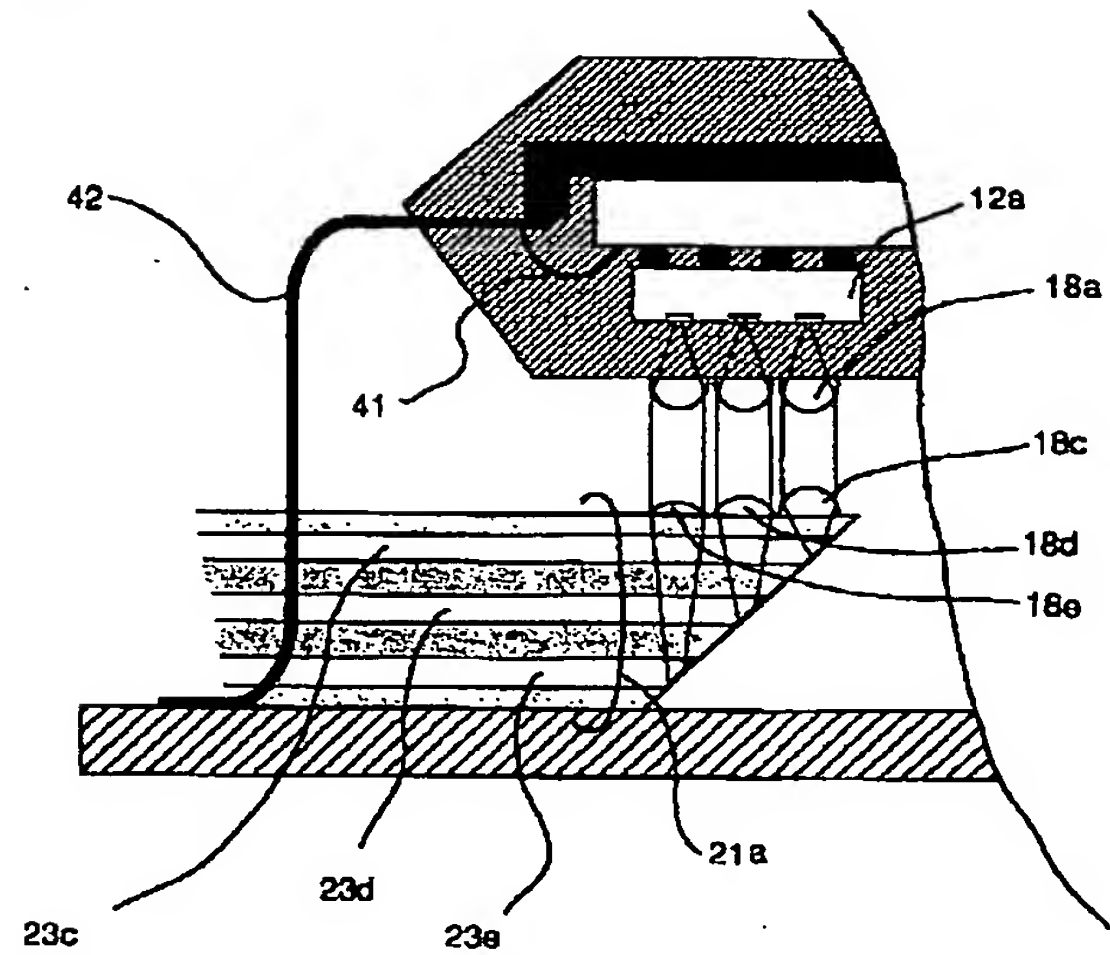
図2



14b…インターポザ、40…QFP構造、
41…ボンディングワイヤ、42…電気リード

【図3】

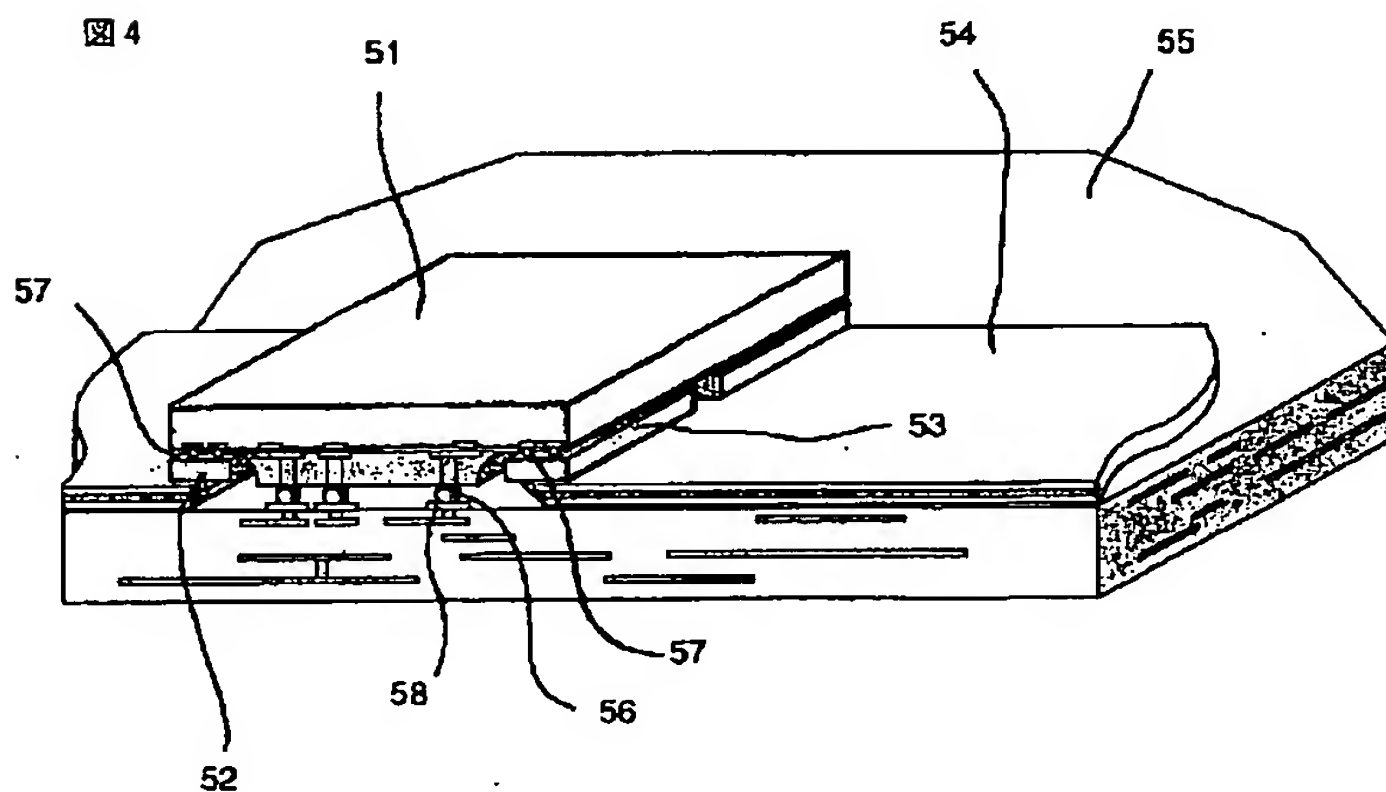
図3



18c…マイクロレンズ（短焦点）、
18d…マイクロレンズ（中焦点）、
18e…マイクロレンズ（長焦点）、
23c…コア、23d…コア、23e…コア

【図4】

図4



51…LSIチップ、52…面発光素子アレイ、53…面受光素子アレイ、
54…光導波路、55…プリント基板、56…はんだパンプ、
57…はんだパンプ、58…電気配線

フロントページの続き

(51) Int. Cl.⁷

H04B 10/02

識別記号

F I

テ-マコ-ド（参考）

(72)発明者 小池 真司
東京都千代田区大手町二丁目 3 番 1 号 日
本電信電話株式会社内
(72)発明者 新井 芳光
東京都千代田区大手町二丁目 3 番 1 号 日
本電信電話株式会社内

Fターム(参考) 5F041 AA47 CB22 DA13 DA20 DA82
DA83 EE11 EE25
5F088 BA15 BA20 EA04 EA06 EA09
EA16 JA12 JA14
5F089 AB20 AC07 AC10 AC11 AC16
AC23 AC30 CA20 GA10
5K002 BA01 BA07 BA21 FA01